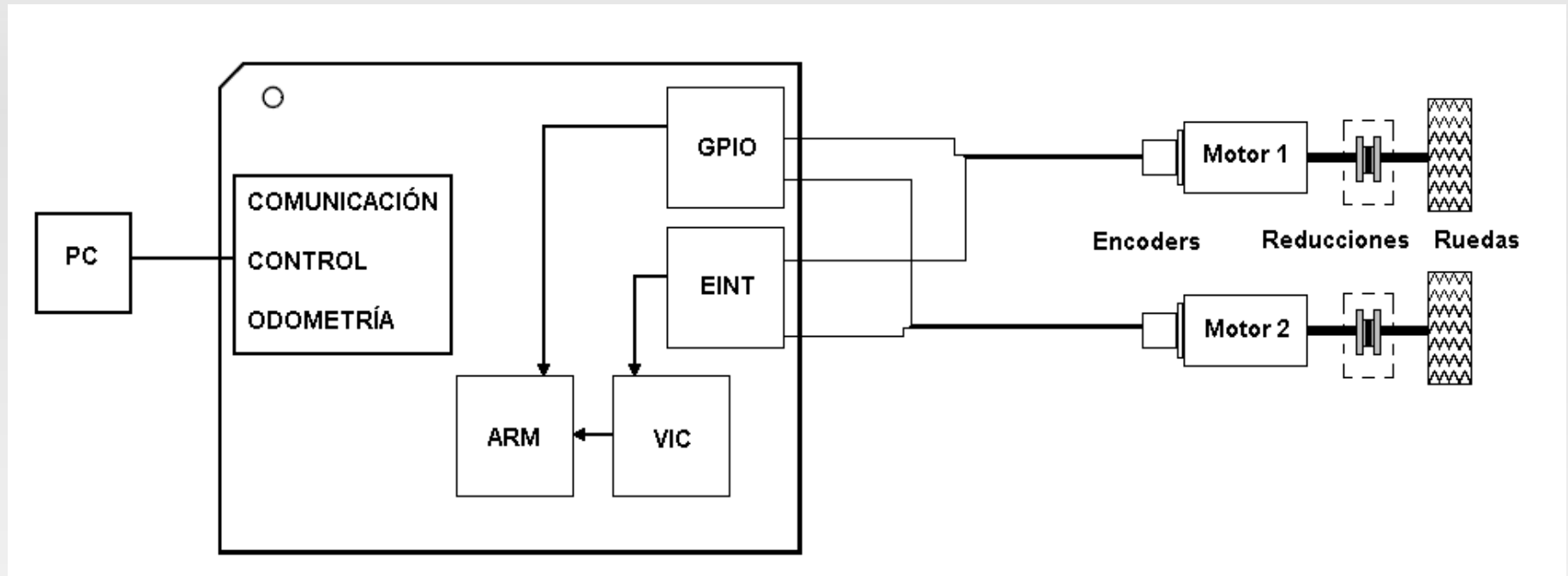


Estudio del Sistema de Interrupciones en Contexto del Proyecto del Vehículo

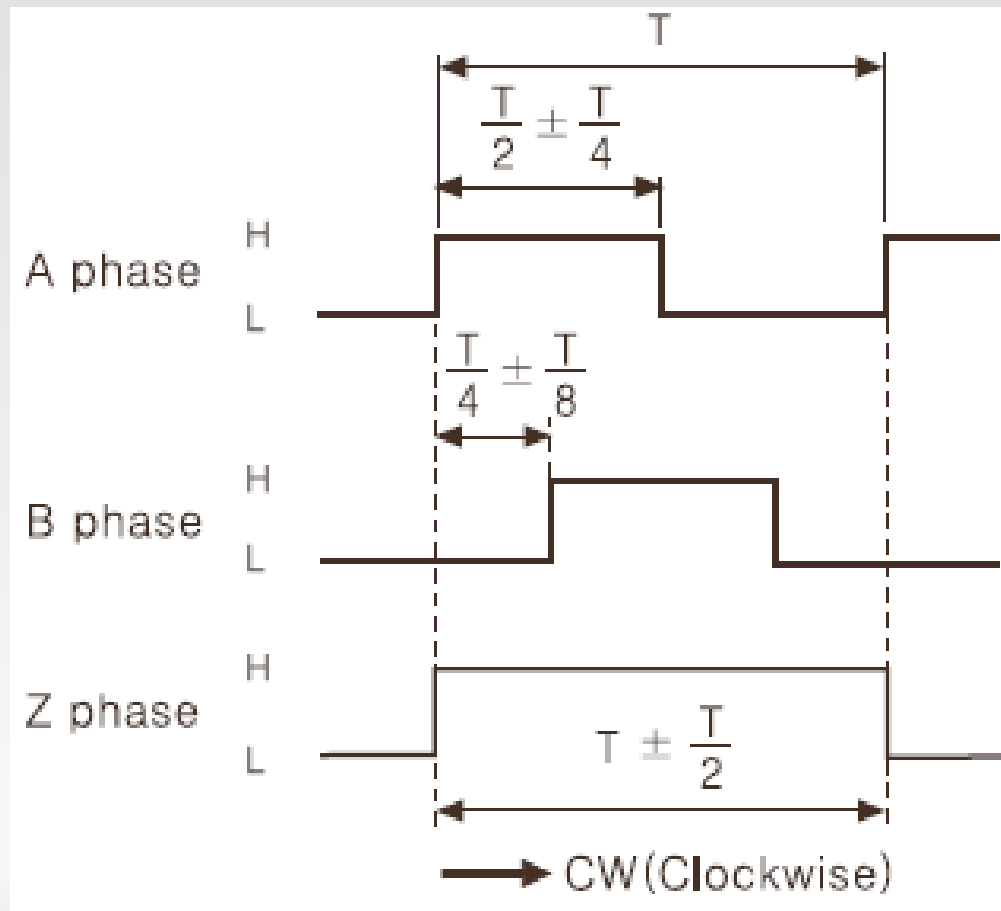
Odometría - Control



- Dos encoders ópticos incrementales.
- Adquisición de cuentas por interrupción.
- Accionamiento de motores por PWM

Estudio del Sistema de Interrupciones en Contexto del Proyecto del Vehículo

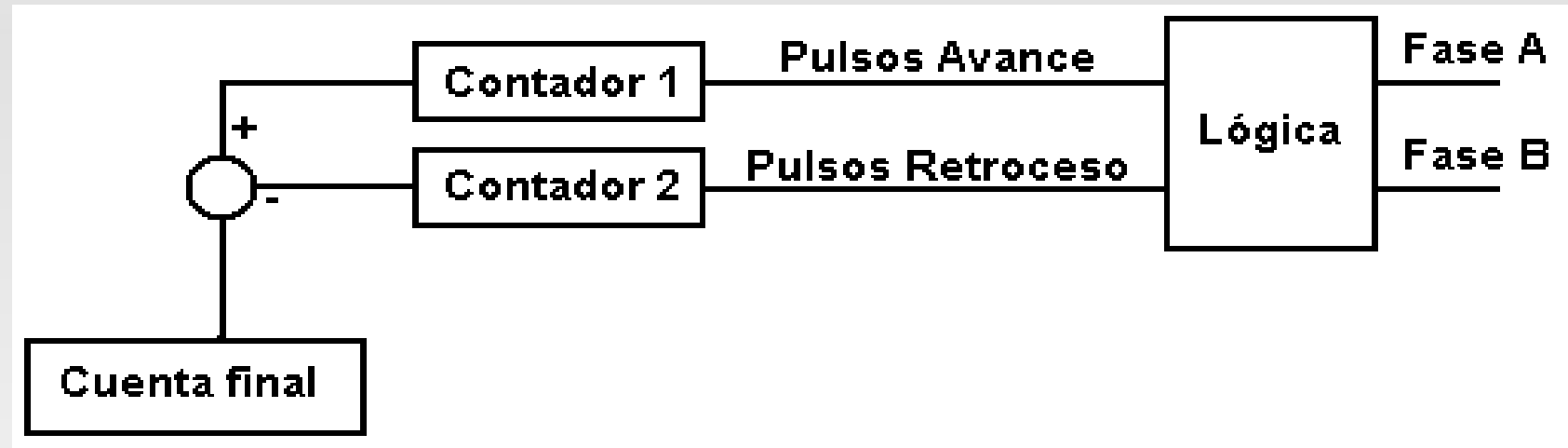
Adquisición de Señales de Encoders



- Fase A y B están 90° desfasadas.
- 100 pulsos/revolución de motor.
- 1600 pulsos/revolución de rueda.
- Máximas rpm 5000.
- $F_{\max} = 8,33 \text{ Khz}$.
- 0,294 mm de resolución.

Métodos de Adquisición Analizados

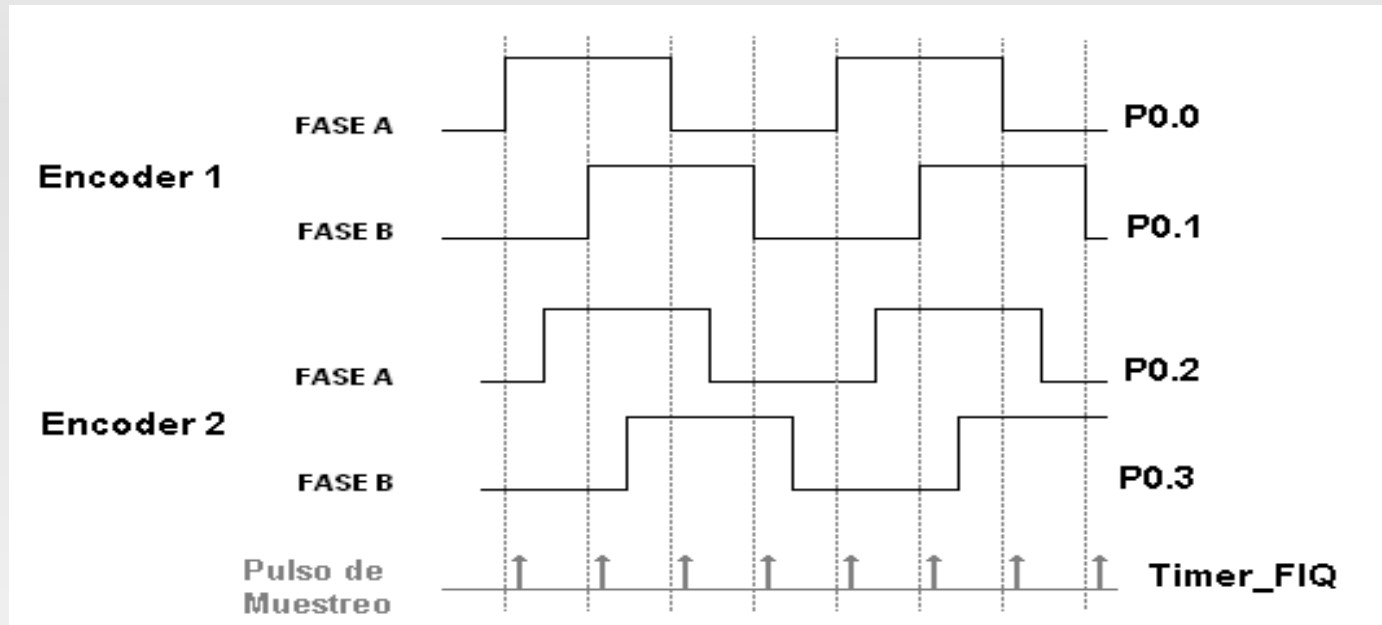
- Contadores externos



- Añadir componentes externos.
- El uC sólo hace una suma a intervalos regulares.
- A mayor módulo del contador más pines GPIO se utilizan.

Métodos de Adquisición Analizados

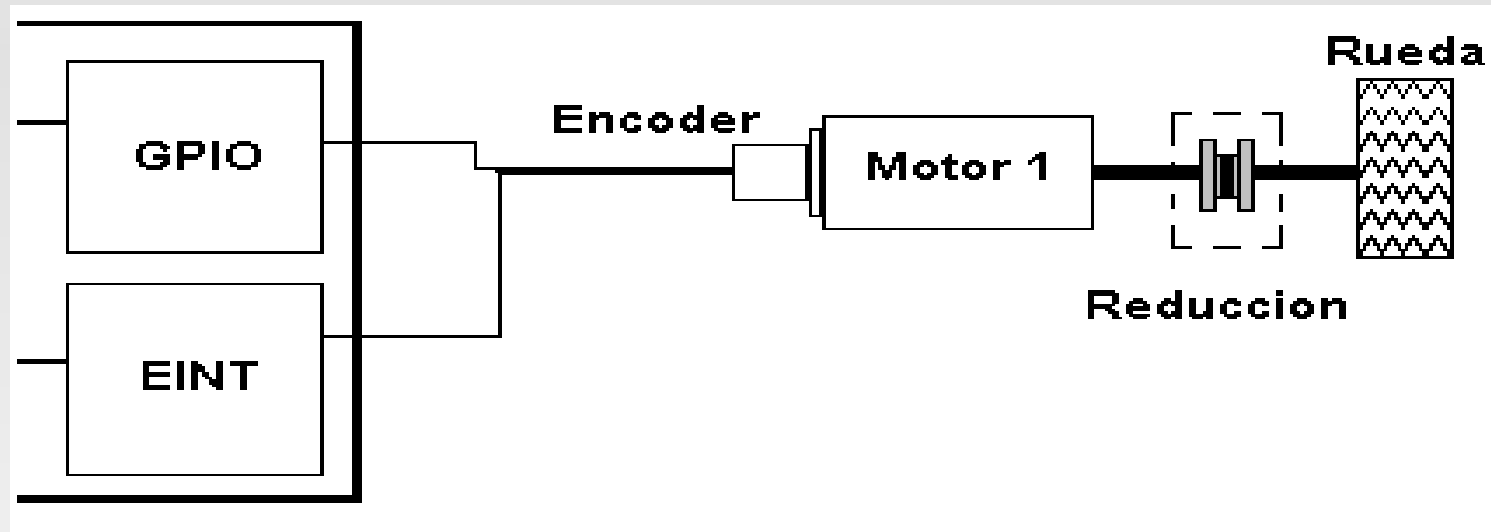
- Timer - Frecuencia de Muestreo Fija



- Utilización de uno de los dos Timers.
- Cuadriplica la resolución del encoder.
- En el manejador se leen los 4 GPIO y se comparan con el estado anterior.

Métodos de Adquisición Analizados

- Interrupciones Externas



- Una Fase genera Interrupción Externa y el manejador lee la otra Fase como GPIO.
- Se utilizan dos de las cuatro Interrupciones Externas.
- Se pueden Utilizar FIQ o IRQ vectorizada.

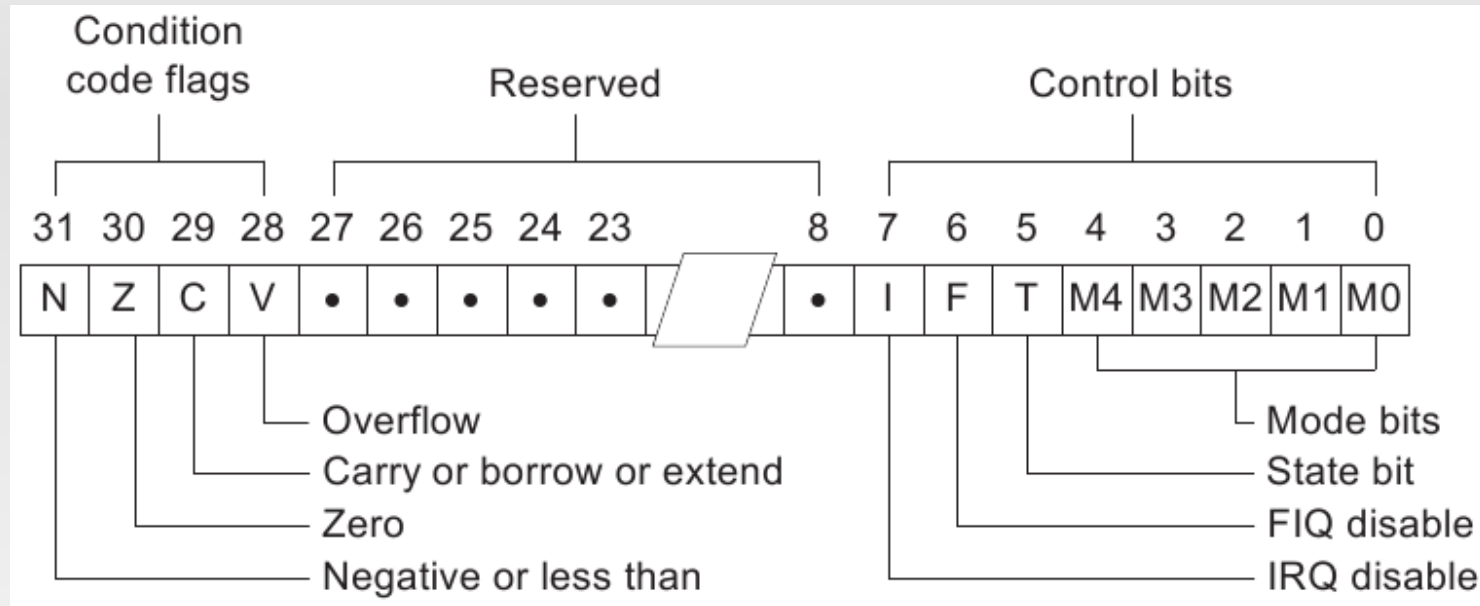
Interrupciones en Arquitectura ARM

Registros y Modos de Operación

System & User	FIQ	Supervisor	Abort	IRQ	Undefined
R0	R0	R0	R0	R0	R0
R1	R1	R1	R1	R1	R1
R2	R2	R2	R2	R2	R2
R3	R3	R3	R3	R3	R3
R4	R4	R4	R4	R4	R4
R5	R5	R5	R5	R5	R5
R6	R6	R6	R6	R6	R6
R7	R7_fiq	R7	R7	R7	R7
R8	R8_fiq	R8	R8	R8	R8
R9	R9_fiq	R9	R9	R9	R9
R10	R10_fiq	R10	R10	R10	R10
R11	R11_fiq	R11	R11	R11	R11
R12	R12_fiq	R12	R12	R12	R12
R13	R13_fiq	R13_svc	R13_abt	R13_irq	R13_und
R14	R14_fiq	R14_svc	R14_abt	R14_irq	R14_und
R15 (PC)	R15 (PC)	R15 (PC)	R15 (PC)	R15 (PC)	R15 (PC)
CPSR	CPSR SPSR_fiq	CPSR SPSR_svc	CPSR SPSR_abt	CPSR SPSR_irq	CPSR SPSR_und

Interrupciones en Arquitectura ARM

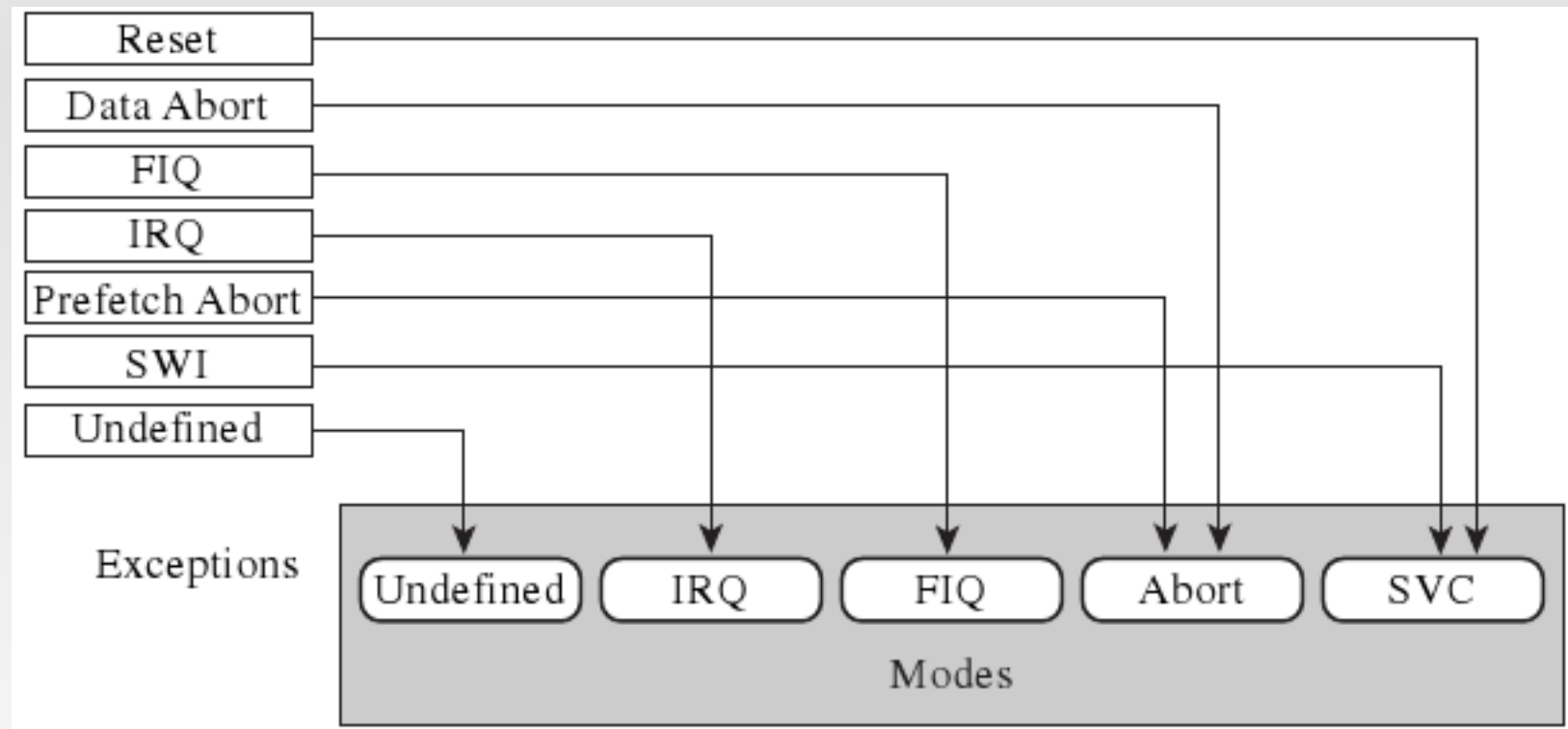
Registros de Estado de Programa (PSR)



- Guarda información de la operación más reciente de la ALU.
- Controla la habilitación de las interrupciones.
- Establece el Modo de Operación del procesador.

Interrupciones en Arquitectura ARM

Excepciones y Modos de Excepción



- El modo FIQ posee registros extra para evitar los retardos por salvado de contexto.

Interrupciones en Arquitectura ARM

Entrada a una Excepción

```
R14_<modo_excepción> = return link  
SPSR_<modo_excepción> = CPSR  
CPSR[4:0] = número_excepción  
CPSR[5] = 0      /* Ejecuta en Estado  
ARM */
```

```
if <exception_mode> == Reset or FIQ then  
    CPSR[6] = 1      /* Desactiva FIQs */  
else  
    CPSR[6] sin cambios  
    CPSR[7] = 1      /* Desactiva IRQ */  
PC = dirección del vector de excepción
```

1. Preserva la dirección de la siguiente instrucción en el LR (R14) apropiado.
2. Copia el CPSR en el SPSR apropiado.
3. Impone en los bits de Modo del CPSR un valor que depende de la excepción.
4. Pone en el PC el valor de la instrucción del vector de excepciones relevante.

Interrupciones en Arquitectura ARM

Salida de una Excepción

1. Mover el LR, menos un desplazamiento (offset) al PC.
2. Restaurar el valor del SPSR al CPSR.
3. Limpiar las banderas de deshabilitación de interrupción que fueron establecidas a la entrada.

Entrada, Salida y Salto a Manejador en C

```
sub lr,lr, #4          /* Offset debido al Pipeline*/
stmdb sp!, {lr}       /* Guardado de Registros */
stmdb sp!, {r0-r3, ip}
bl manejador_en_c     /* Salto a Función de C */
ldmia sp!, {r0-r3, ip} /* Restauración de Contextos */
ldmia sp!, {pc}^
```

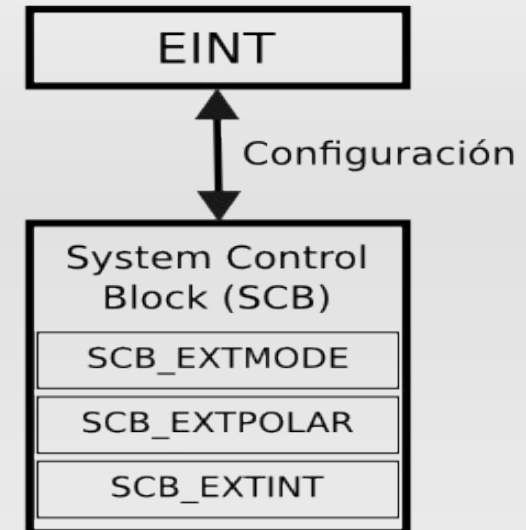
Adquisición por Interrupciones

```
b reset /* reset */
b loop /* undefined instruction */
b loop /* software interrupt */
b loop /* prefetch abort */
b loop /* data abort */
nop /* reserved for checksum */
ldr pc, [pc, #-0x0FF0]
FIQ: /* Handler FIQ */
...
irq_enc1: /* Handler */
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r3, ip}
bl irq_encoder1
ldmia sp!, {r0-r3, ip}
ldmia sp!, {pc}^
irq_enc2:
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r11, ip}
bl irq_encoder2
ldmia sp!, {r0-r11, ip}
ldmia sp!, {pc}^
...
reset: /* Configuraciones */
setear_irqs:
ldr r0, VICVECTADDR1
mov r1, #52
str r1,[r0]
ldr r0, VICVECTADDR2
mov r1, #76
str r1,[r0]
...
```

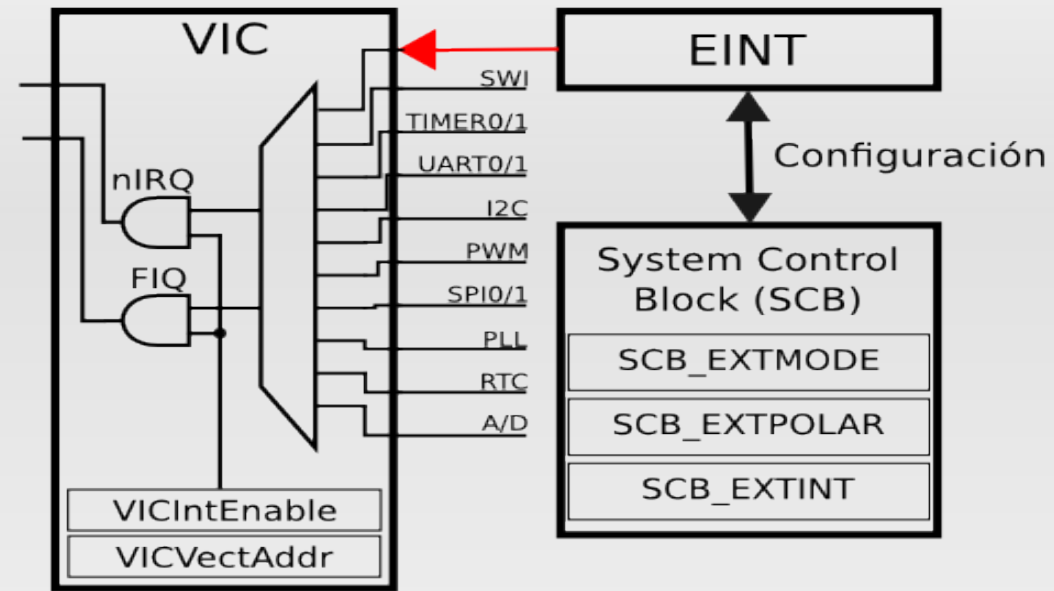
Adquisición por Interrupciones

```
b reset /* reset */
b loop /* undefined instruction */
b loop /* software interrupt */
b loop /* prefetch abort */
b loop /* data abort */
nop /* reserved for checksum */
ldr pc, [pc, #-0xFF0]
FIQ: /* Handler FIQ */
...
irq_enc1: /* Handler */
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r3, ip}
bl irq_encoder1
ldmia sp!, {r0-r3, ip}
ldmia sp!, {pc}^
irq_enc2:
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r11, ip}
bl irq_encoder2
ldmia sp!, {r0-r11, ip}
ldmia sp!, {pc}^
...
reset: /* Configuraciones */
setear_irqs:
ldr r0, VICVECTADDR1
mov r1, #52
str r1,[r0]
ldr r0, VICVECTADDR2
mov r1, #76
str r1,[r0]
...
```

Adquisición por Interrupciones

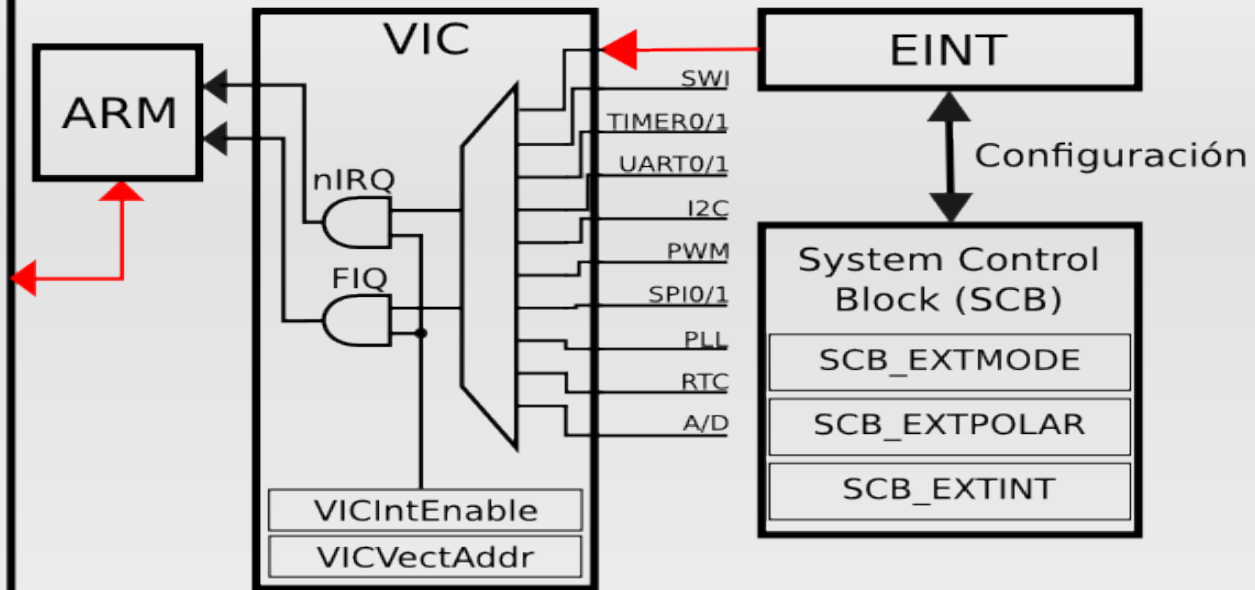


Adquisición por Interrupciones

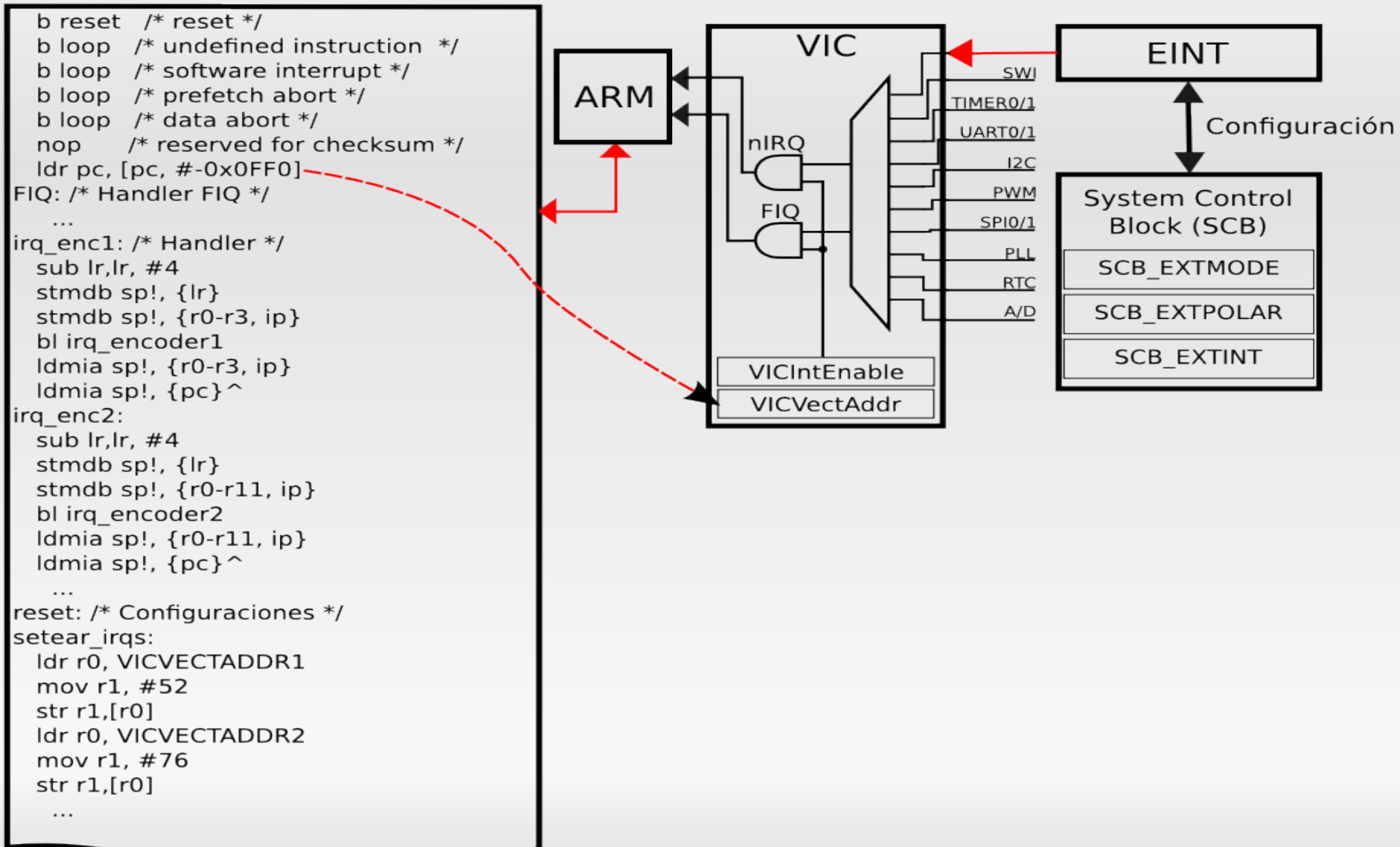


Adquisición por Interrupciones

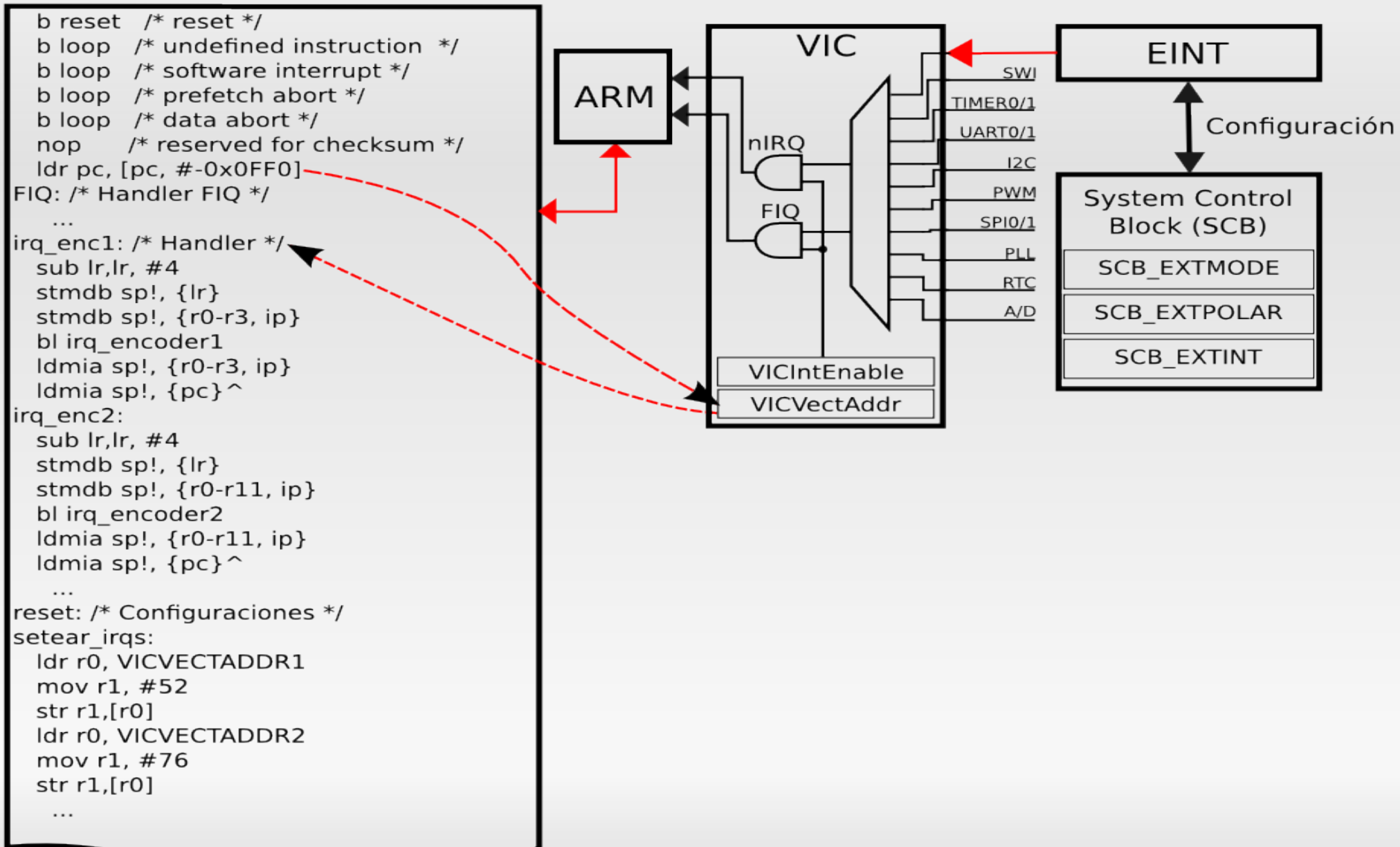
```
b reset /* reset */
b loop /* undefined instruction */
b loop /* software interrupt */
b loop /* prefetch abort */
b loop /* data abort */
nop /* reserved for checksum */
ldr pc, [pc, #-0xFF0]
FIQ: /* Handler FIQ */
...
irq_enc1: /* Handler */
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r3, ip}
bl irq_encoder1
ldmia sp!, {r0-r3, ip}
ldmia sp!, {pc}^
irq_enc2:
sub lr,lr, #4
stmdb sp!, {lr}
stmdb sp!, {r0-r11, ip}
bl irq_encoder2
ldmia sp!, {r0-r11, ip}
ldmia sp!, {pc}^
...
reset: /* Configuraciones */
setear_irqs:
ldr r0, VICVECTADDR1
mov r1, #52
str r1,[r0]
ldr r0, VICVECTADDR2
mov r1, #76
str r1,[r0]
...
```



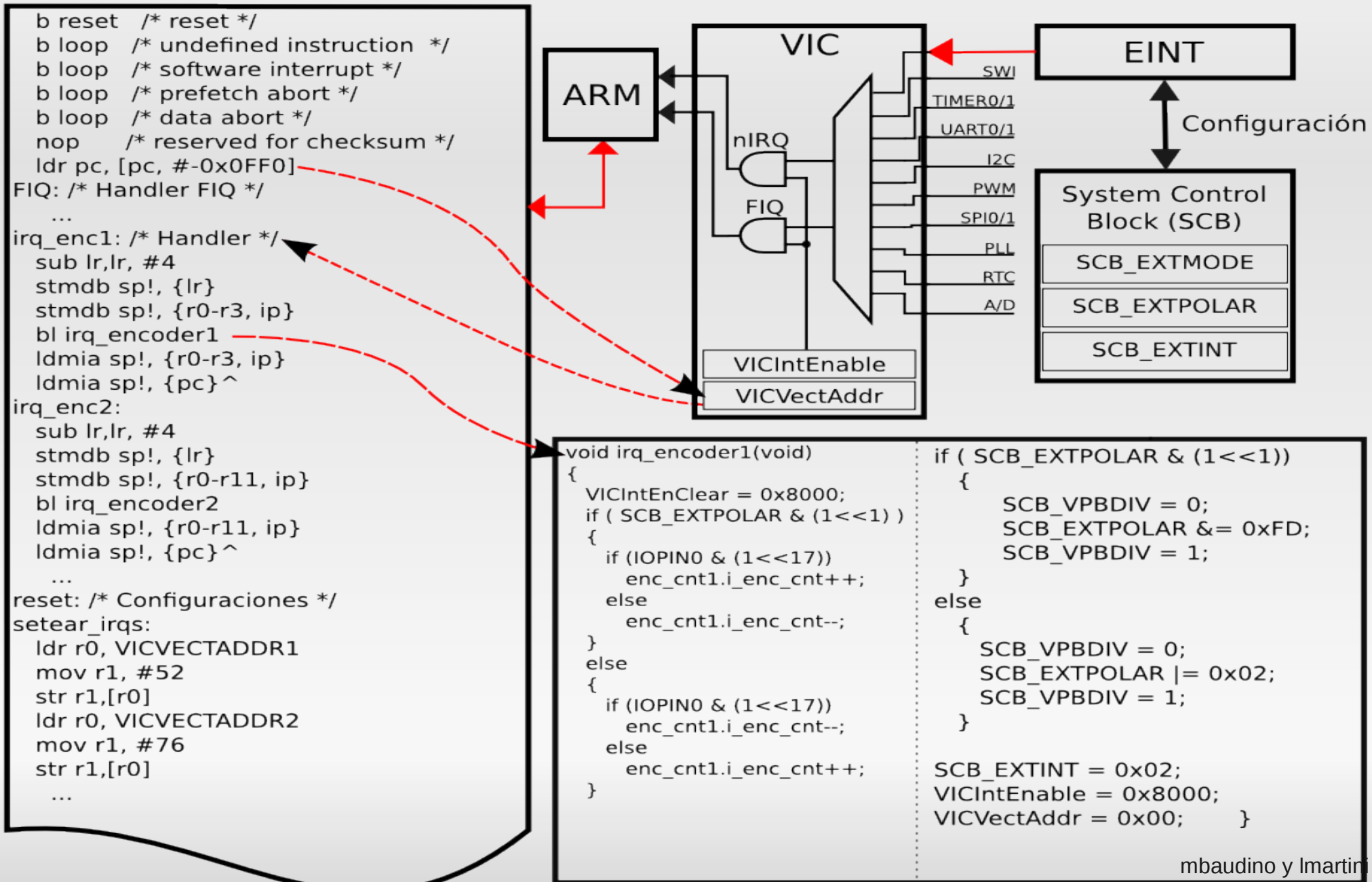
Adquisición por Interrupciones



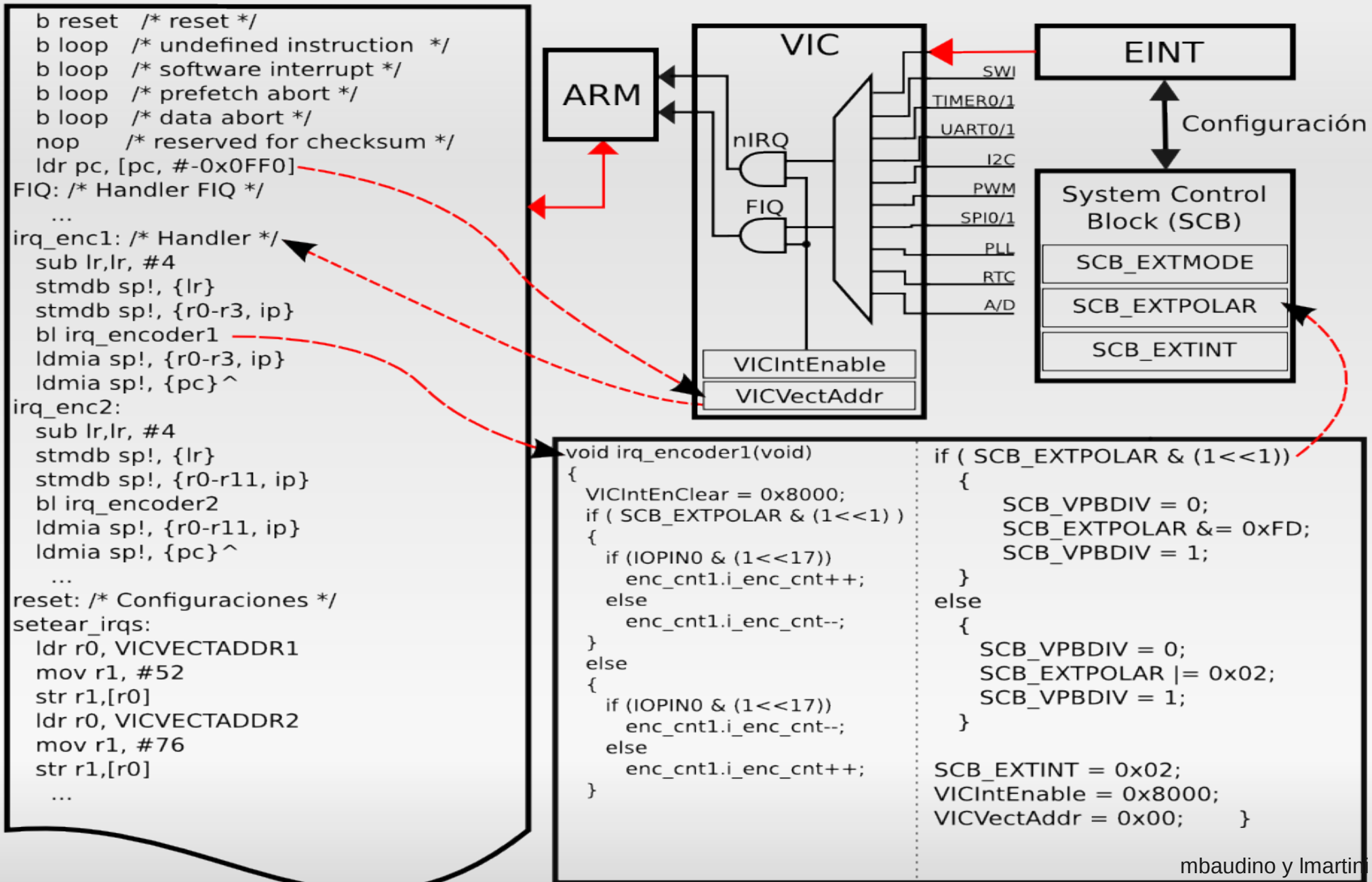
Adquisición por Interrupciones



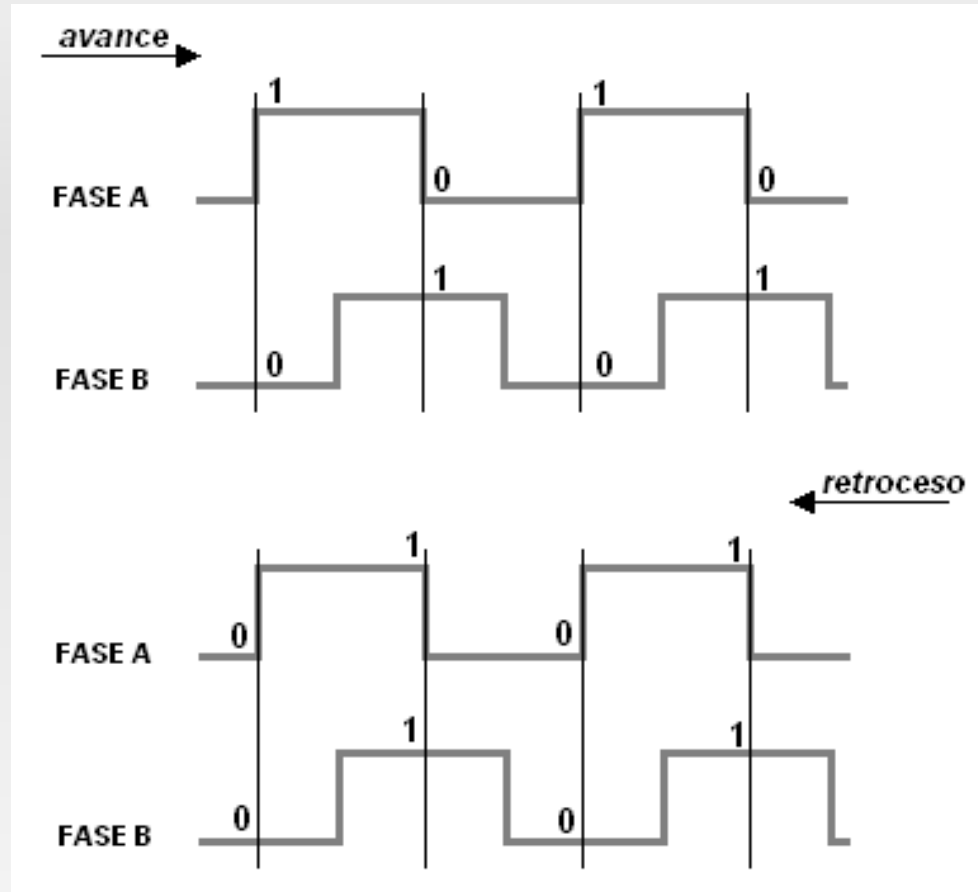
Adquisición por Interrupciones



Adquisición por Interrupciones

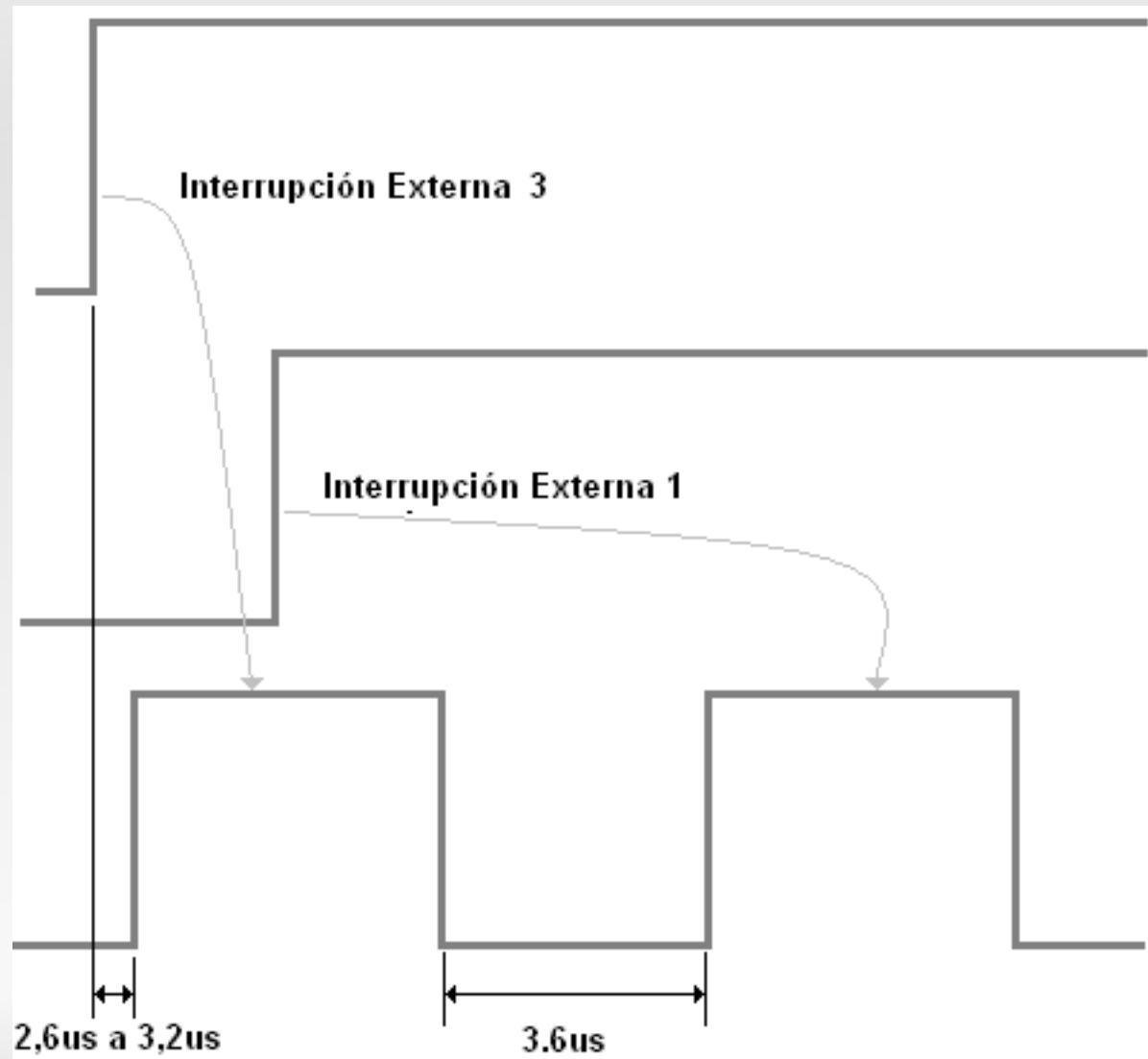


Decodificación de las Interrupciones

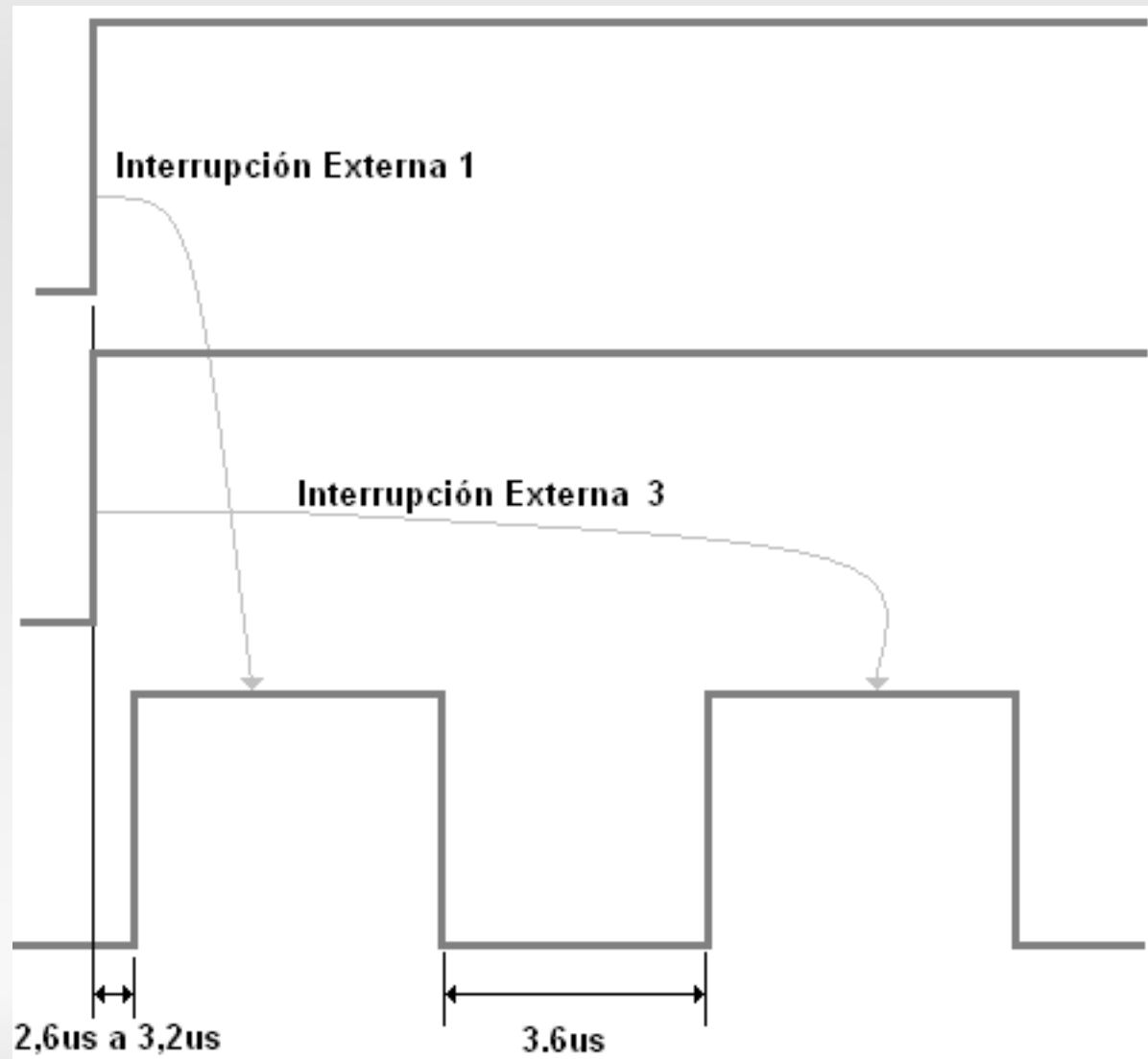


- Con la diferencia de 90° en las fases de cada encoder se determina el sentido de giro de cada rueda.

Análisis de Anidamiento

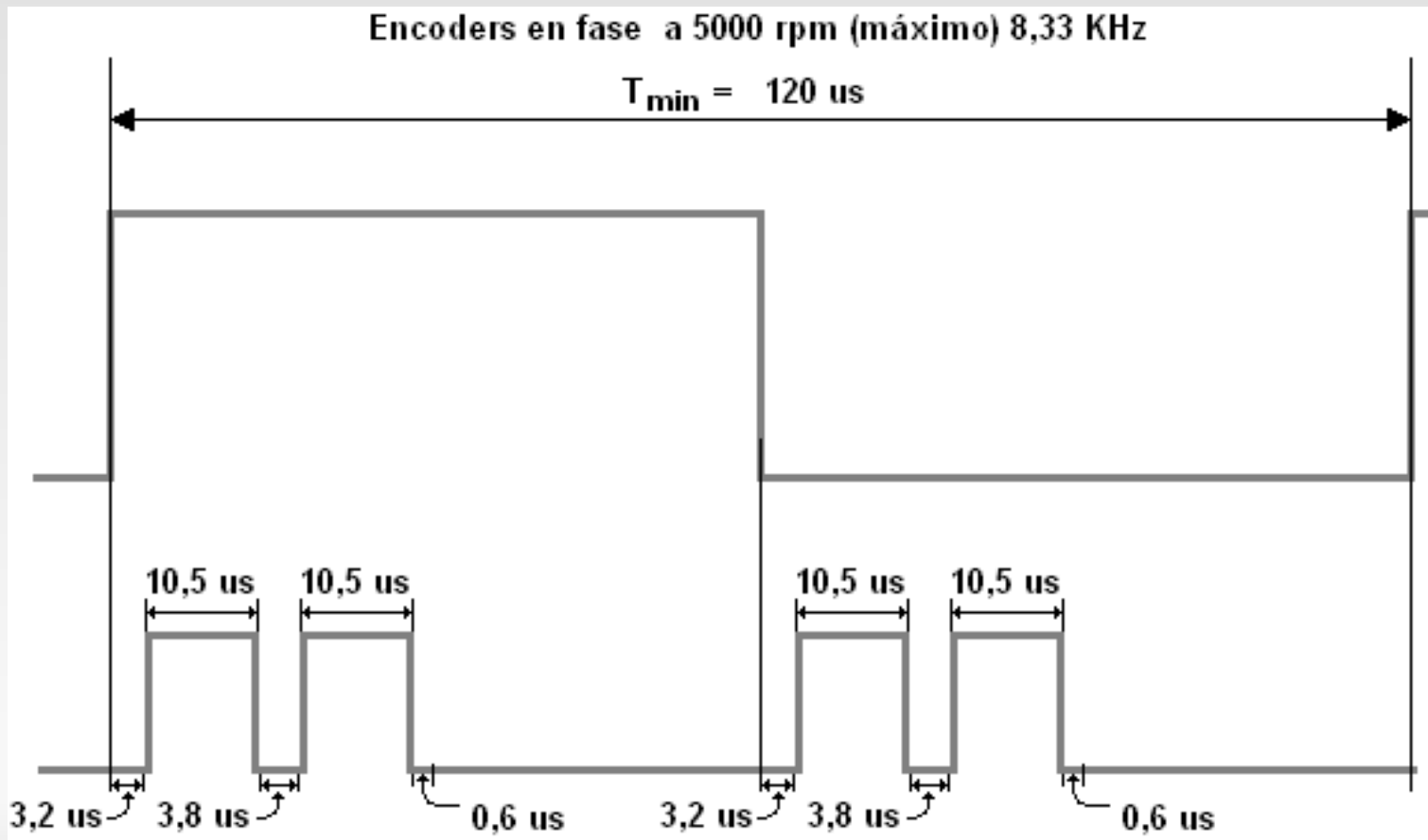


Análisis de Anidamiento



Análisis de Performance

- Optimización "-O0" (sin optimizar)



Análisis de Performance

- Optimización "-O3" (máxima optimización)

